



INVESTOR IN PEOPLE

PN - CN1391151 A 20030115  
 PD - 2003-01-15  
 PR - CN20020140169 20020703  
 OPD - 2002-07-03  
 TI - Circuit for detecting memory clear operation for settings about computer motherboard and environment and clear method  
 AB - A lock circuit is used on a computer motherboard for detecting if a user has set up a clear action to environment settings memory. If it is, a lock signal to the clear action is set up. When computer is initialized, BIOS system can read the state of clear-locking signal to determine if it is needed that the clear value is written to all addresses of environment settings memory for ensuring the success of clear operation.  
 IN - WANG RONGAN (CN); SUN MINJIE (CN)  
 PA - WEISHENG ELECTRONIC CO LTD (CN)  
 IC - G06F1/16

© WPI / DERWENT

TI - Circuit for detecting memory clear operation for settings about computer motherboard and environment and clear method  
 PR - CN20020140169 20020703  
 PN - CN1391151 A 20030115 DW200331 G06F1/16 000pp  
 PA - (WEIS-N) WEISHENG ELECTRONIC CO LTD  
 IC - G06F1/16  
 IN - SUN M; WANG R  
 AB - CN1391151 NOVELTY - A lock circuit is used on a computer motherboard for detecting if a user has set up a clear action to environment settings memory. If it is, a lock signal to the clear action is set up. When computer is initialized, BIOS system can read the state of clear-locking signal to determine if it is needed that the clear value is written to all addresses of environment settings memory for ensuring the success of clear operation.  
 - (Dwg.0/0)  
 OPD - 2002-07-03  
 AN - 2003-314647 [31]



## [12] 发明专利申请公开说明书

[21] 申请号 02140169.1

[43]公开日 2003 年 1 月 15 日

[11]公开号 CN 1391151A

[22] 申请日 2002.7.3 [21] 申请号 02140169.1

[71] 申请人 威盛电子股份有限公司

地址 台湾省台北县

[72]发明人 王荣安 苏敏杰

**[74] 专利代理机构** 隆天国际专利商标代理有限公司

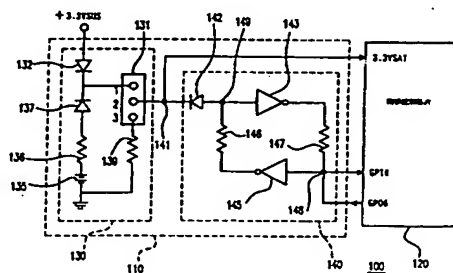
代理人 潘培坤 楼仙英

权利要求书 2 页 说明书 5 页 附图 2 页

**[54]发明名称** 计算机主板及环境设定内存清除动作  
侦测电路和清除方法

### [57]摘要

本发明涉及一种计算机主板及环境设定内存清除动作侦测电路和清除方法,于计算机主板中运用一锁定电路,以侦测使用者是否曾有设定清除其环境设定内存的动作,并于侦测到使用者有设定清除其环境设定内存的动作时,设定一清除锁定信号。当计算机开机时,利用计算机的 BIOS 系统来读取清除锁定信号的状态,以决定是否需将其清除值逐一写入环境设定内存的所有地址内,以便确保其清除动作成功完成。



# 权 利 要 求 书

1. 一种计算机主板，适用于一计算机，其特征在于，包括：

5 一南桥控制芯片，具有一环境设定内存，用以储存该计算机的一运作环境设定值；

一电源供应和清除选择电路，用以在该环境设定内存的一电源供应状态及一内容清除状态间二者择一；以及

一锁定电路，耦接该电源供应和清除选择电路及该南桥控制芯片，用以当该环境设定内存的状态由该电源供应状态变更为该内容清除状态时，设定一清除锁定信号。

2. 如权利要求 1 所述的计算机主板，其特征在于，该锁定电路包括一二极管及二反相器组件。

3. 如权利要求 1 所述的计算机主板，其特征在于，还包括一基本输入/输出系统，当该计算机开机时，该基本输入/输出系统会读取该清除锁定信号，  
15 且当该清除锁定信号被设定时，清除该环境设定内存的内容及重置该清除锁定信号。

4. 如权利要求 1 所述的计算机主板，其特征在于，该环境设定内存为 CMOSRAM。

5. 一种环境设定内存清除动作侦测电路，适用于侦测清除一计算机主板的一环境设定内存的内容的设定动作，其特征在于，包括：

一电源供应及清除选择电路，用以在该环境设定内存的一电源供应状态及一内容清除状态间二者择一；以及

一锁定电路，耦接该电源供应及清除选择电路，用以当该环境设定内存的状态由该电源供应状态变更为该内容清除状态时，设定一清除锁定信号。

25 6. 如权利要求 5 所述的环境设定内存清除动作侦测电路，其特征在于，该锁定电路包括一二极管及二反相器组件。

7. 如权利要求 5 所述的环境设定内存清除动作侦测电路，其特征在于，该环境设定内存为 CMOSRAM。

8. 一种环境设定内存清除方法，适用于清除一计算机主板的一环境设定内存的内容，该计算机主板会提供代表使用者曾设定清除该环境设定内存的一清  
30

除锁定信号，其特征在于，包括下列步骤：

读取该清除锁定信号；

当该清除锁定信号设定时，逐一写入一清除值至该环境设定内存中；以及  
重置该清除锁定信号。

- 5        9. 如权利要求 8 所述的环境设定内存清除方法，其特征在于，该清除值为  
“FF”。

# 说明书

## 计算机主板及环境设定内存清除动作侦测电路和清除方法

### 5      技术领域

本发明涉及一种计算机主板，且特别涉及一种计算机主板及环境设定内存清除动作侦测电路和清除方法。

### 背景技术

10      在现今科技发达的年代，无可避免地，计算机已成为人们生活上的不可或缺的信息处理工具。随着电子科技的不断演进，计算机的功能也愈加强化，因而可供使用者随着个人需求来改变其作业环境设定的功能也渐趋复杂，例如设定个人使用密码、周边配备型式与地址的设定及能源管理功能的设定等，一般均于开机时，由使用者经由特殊按键来激活其环境设定功能，并于设定完成后，  
15      将其储存于计算机主板的专用环境设定内存中，以作为往后开机使用的运作环境设定值。

为了确保在计算机丧失电源时仍能维持其既有的运作环境设定值，而不会因数据流失，造成使用者的困扰，通常会在计算机主板上使用电池来作为其后备电源，以避免储存于环境设定内存中的设定数据流失。另一方面，当使用者  
20      欲清除环境设定内存中的设定值，以让计算机主板的基本输入/输出系统(BasicInput/OutputSystem，简称BIOS)重新加载其预设的运作环境设定值，或当使用者忘记其设定的个人使用密码，导致无法开机而必须清除其运作环境设定值时，亦需提供使用者可以清除环境设定内存中的设定值的功能。

常见的清除电路通常以跳线将环境设定内存的电源接脚改为接地，以提供  
25      环境设定内存的放电路径，藉以清除其中的运作环境设定值。然而，由于每批生产的环境设定内存的放电时间并不一致，有些需要很长的放电时间才能清除干净，导致当使用者设定的放电时间不足时，会有不完全清除的情形发生。此时如其未完全清除的区域又恰可通过检查码(checksum)的检查，即可能造成开机后的工作环境不正确、或开机不正常、甚至无法开机的情形发生。无论其  
30      为何者，皆非使用者所愿。

## 发明内容

本发明的目的在于提供一种计算机主板的环境设定内存清除动作侦测电路与其清除方法，可以侦测使用者是否曾有设定清除其环境设定内存的动作，再于开机时，利用计算机内的 BIOS 系统，来再次清除环境设定内存的内容，

5 以确保其清除动作成功完成。

为达上述及其它目的，本发明提供一种计算机主板，适用于一计算机，其包括南桥控制芯片及环境设定内存清除动作侦测电路，而环境设定内存清除动作侦测电路则包括电源供应和清除选择电路及锁定电路。南桥控制芯片中具有一环境设定内存，用以储存计算机的运作环境设定值。电源供应和清除选择电

10 路用以提供使用者选择环境设定内存的电源供应状态或内容清除状态，其中的电源供应状态环境设定内存的正常供电状态，而内容清除状态则为将环境设定内存接地的状态。锁定电路耦接电源供应和清除选择电路及南桥控制芯片，用以当环境设定内存的状态由电源供应状态变更为内容清除状态时，设定一清除锁定信号。

15 本发明的较佳实施例中，其锁定电路包括一二极管及二反相器组件。且其计算机主板中更包括一 BIOS 系统，以在计算机开机时，读取其清除锁定信号的状态，且若清除锁定信号被设定时，BIOS 将再次清除环境设定内存的内容，并重置其清除锁定信号。其中，较佳地，其环境设定内存为 CMOSRAM。

由上述的说明中可知，由于本发明所提供的计算机主板已运用其锁定电路

20 来侦测其环境设定内存的清除设定动作，并于使用者曾有设定清除其环境设定内存的动作时，以一清除锁定信号记录其状态，且于开机时以 BIOS 来读取清除锁定信号的状态，以决定是否再次清除其设定内容。因此，本发明所提供的计算机主板可有效地改善因放电时间不一致所造成的不完全清除情形，并避免其所带来不正常开机的困扰。

25 为了让本发明的上述和其它目的、特征和优点能更明显易懂，下文特以较佳实施例，并配合附图，作详细说明如下。

## 附图说明

图 1 显示根据本发明较佳实施例的一种计算机主板部分线路图；以及

30 图 2 显示根根据本发明较佳实施例的 BIOS 系统流程图。

### 符号组件对照表：

100 计算机主板

110 环境设定内存清除动作侦测电路

120 南桥控制芯片

5 130 电源供应和清除选择电路

131 跳线

132、137、142 二极管

135 电池

136、139、146、147 电阻

10 140 锁定电路

141、148、149 节点

143、145 反相器

### 具体实施方式

15 请参考图 1 所示,其为根据本发明较佳实施例的一种计算机主板部分线路图。此计算机主板 100 提供计算机的主控制功能使用,其可配合一些外围设备以达成完整的计算机功能。图中显示,此计算机主板 100 包括南桥控制芯片 120 及环境设定内存清除动作侦测电路 110,而环境设定内存清除动作侦测电路 110 则包括电源供应和清除选择电路 130 及锁定电路 140。南桥控制芯片 20 120 中具有一例如是 CMOSRAM 的环境设定内存(未绘示),用以储存例如是个人使用密码、周边配备型式及能源管理功能等计算机所需的运作环境设定值。

如图 1 所示,电源供应和清除选择电路 130 具有一跳线 131,用以提供使用者选择 CMOSRAM 的电源供应状态或内容清除状态。当跳线 131 的脚位 1 和 2 连接时为选择其电源供应状态,此时,由电源供应器(未绘示)所提供的电源 25 +3.3VSUS,将经由二极管 132 连接至南桥控制芯片 120 的 3.3VBAT 脚位,以维持 CMOSRAM 的正常供电状态。或当电源供应器关闭时,则由计算机主板 100 的备用电池 135 经由电阻 136、二极管 137 连接至南桥控制芯片 120 的 3.3VBAT 脚位,以维持 CMOSRAM 的正常供电状态。另一方面,当跳线 131 的脚位 2 和 3 连接时则为选择其内容清除状态。此时,南桥控制芯片 120 的 3.3VBAT 脚位 30 将经电阻 139 而接地,以便提供 CMOSRAM 的放电路径,来清除储存于 CMOSRAM

中的运作环境设定值。

如前所言，因每批 CMOSRAM 所需的放电时间并不一致，故当使用者设定跳线 131 的脚位 2 和 3 连接的放电时间不足时，将会有不完全清除的情形发生。为避免此问题的发生，故另提供一锁定电路 140，以当跳线 131 设定的状态由电源供应状态变更为内容清除状态时，设定输入至南桥控制芯片 120 的 GPIO 的清除锁定信号，其工作原理将详细说明于后。

当使用者将跳线 131 设定为其脚位 2 和 3 连接的内容清除状态时，节点 141 将经电阻 139 而接地。此时，二极管 142 将导通使得节点 149 的准位为“0”（亦即低准位），因节点 149 为反相器 143 的输入端，故反相器 143 的输出端将为“1”（亦即高准位），此准位将经电阻 147 传递至节点 148，因而将节点 148 上的清除锁定信号设定为“1”。因节点 148 同时亦为反相器 145 的输入端，故反相器 145 的输出端将为“0”，此准位将经电阻 146 传递回节点 149。故当使用者再度将跳线 131 设定为其脚位 1 和 2 连接的电源供应状态时，因此时节点 141 的准位为“1”，故二极管 142 将不导通，使得由反相器 143、145 及电阻 146、147 所形成的锁定回路可以维持节点 148 的准位为“1”的状态，故可将清除锁定信号维持其设定值为“1”。当然，本领域技术人员当知，亦可以其它具有锁定功能的电路来取代，只要其可有效锁定住清除锁定信号的状态即可。

请配合参考图 2，其为根据本发明较佳实施例的 BIOS 系统流程图。图中显示，当计算机开机时，计算机中的 BIOS 系统将经由南桥控制芯片 120 的 GPIO 读取其清除锁定信号(S210)，之后进入 S220 判断其读取值是否为“1”。当其值非为“1”时，代表使用者未曾设定清除 CMOSRAM，因此程序进入 S250 以继续其既有的 BIOS 流程。但当其值为“1”时，代表使用者曾经设定清除 CMOSRAM，为了确保可将 CMOSRAM 的内容完全清除，于是程序进入 S230 以将代表内存清除值的“FF”逐一写入 CMOSRAM 的所有地址中，然后至 S240 经由南桥控制芯片 120 的 GPIO6 以将清除锁定信号的值重置为“0”，再接续进入 S250 以继续其既有的 BIOS 流程。

本发明的较佳实施例于南桥控制芯片 120 的外，增加一简单的锁定电路 140 来侦测使用者的清除设定动作，并维持一清除锁定信号的状态，以便当计算机重新开机时，运用 BIOS 系统来更进一步清除环境设定内存的内容。此种



作法有线路简单且易于实现的优点，而且可在不影响既有主机板功能的情形下，提供更进一步清除 CMOSRAM 的保障。然熟习此艺者当知，亦可选择将锁定电路 140 整合于南桥控制芯片 120 中。此时，除仍可获得清除 CMOSRAM 的保障外，更因无须更改任何外部线路，使得计算机主机板的印刷电路板制作无须变更其线路布局，而可将既有的计算机主板提升为具有更佳保障的计算机主板。

虽然本发明已以一较佳实施例公开，然其并非用以限定本发明，任何本领域的普通技术人员，在不脱离本发明的精神和范围内，当可作些许的更动与润饰，因此本发明的保护范围以权利要求为准。

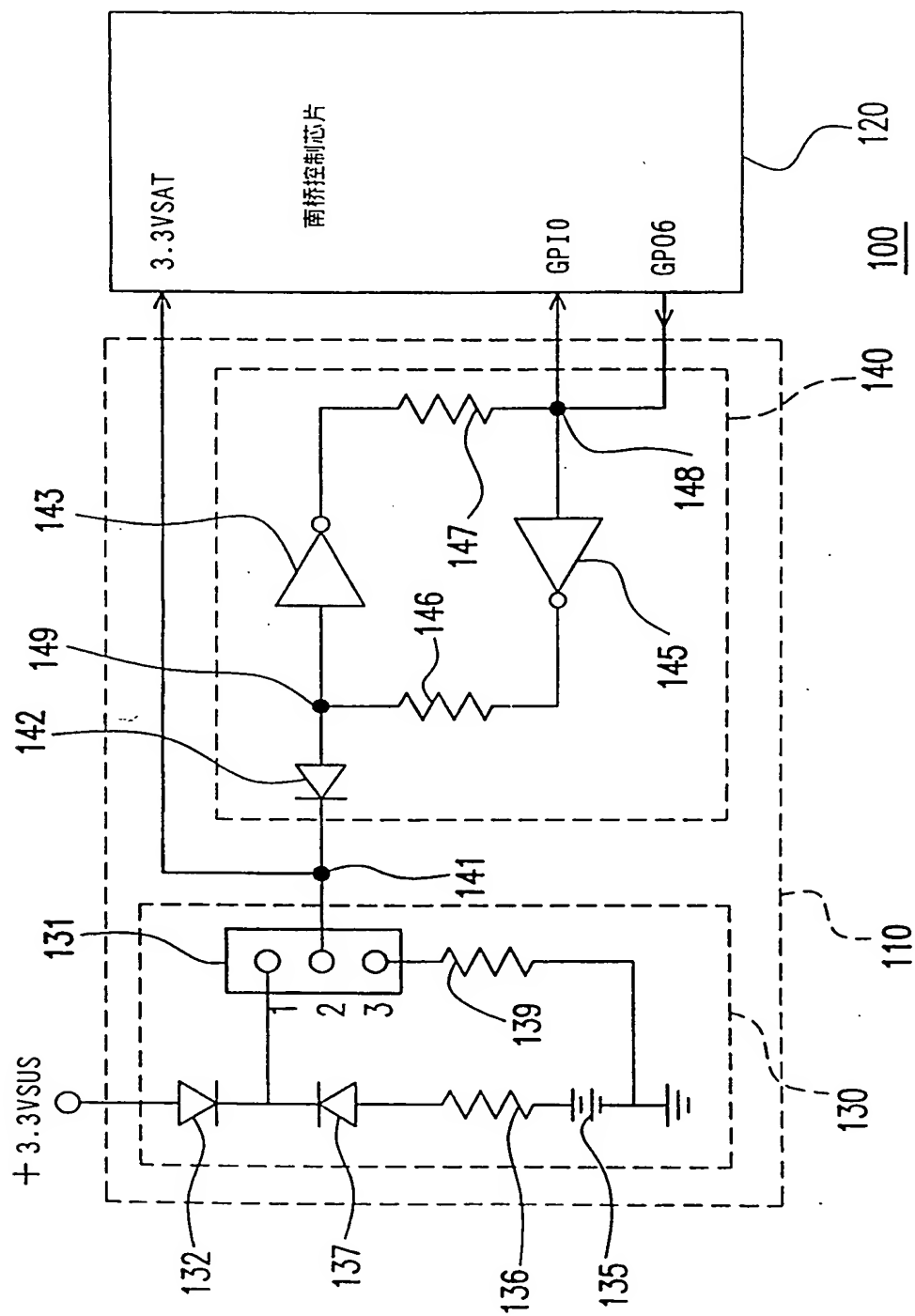


图1

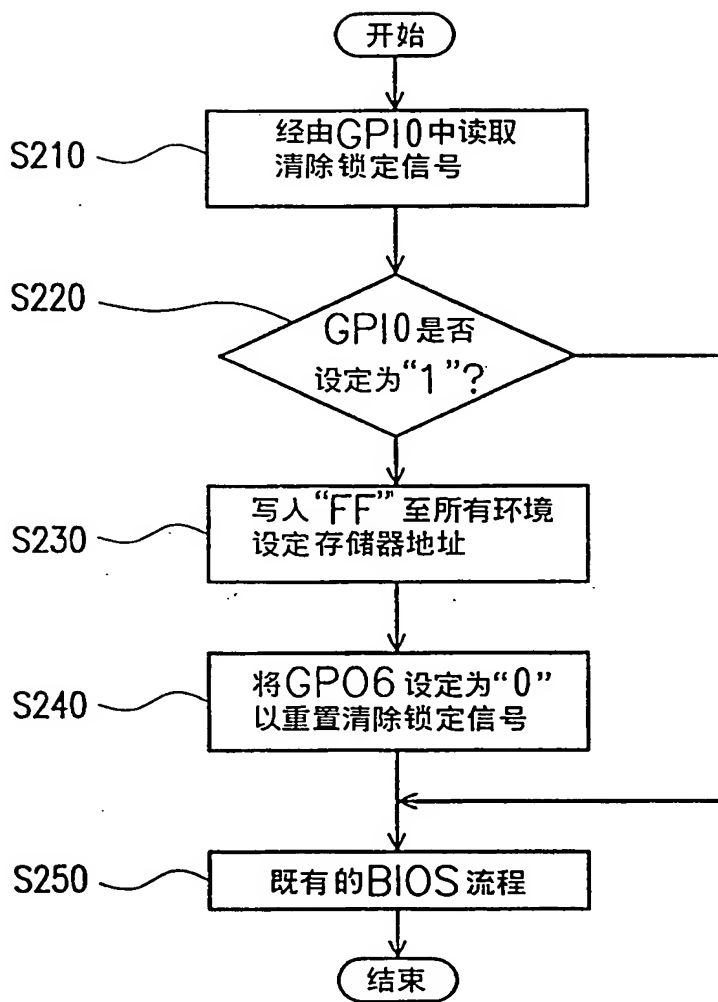


图 2